

AN001

通用文档

高压InnoGaN驱动设计指导

目 录

1. 氮化镓驱动特性介绍	1
1.1. 高压InnoGaN驱动特性	1
1.2. 高压InnoGaN与SiMOSFET对比	2
2. 高压InnoGaN驱动电路分类	3
3. 单管驱动	5
3.1. 分压式驱动	5
3.1.1分压式驱动电路图	5
3.1.2分压式驱动电路各元件功能介绍	6
3.1.3分压式驱动开关过程介绍	6
3.1.4分压式驱动设计注意事项	7
3.1.5分压式驱动设计示例	10
3.2. 直驱式驱动	13
3.2.1 直驱式驱动电路	13
3.2.2 直驱式电路各元件功能介绍	13
3.2.4 直驱式驱动注意事项	13
3.2.5 直驱式驱动电路设计示例	14
4. 半桥驱动设计	16
4.1. 半桥非隔离式驱动	16
4.1.1 半桥非隔离式驱动电路	16
4.1.2 半桥非隔离式驱动电路各元件功能介绍	17
4.1.3 半桥非隔离式驱动开关过程	17
4.1.4 半桥非隔离式驱动电路设计示例	19
4.1.5 半桥非隔离式驱动电路注意事项	20
4.2. 半桥隔离式驱动设计	21
4.2.1 半桥隔离式驱动电路	21
4.2.2 半桥隔离式驱动电路各单元功能介绍	23
4.2.3 半桥隔离式驱动电路开关过程	23
4.2.4 半桥隔离式驱动电路参数设计示例	26
4.2.5 半桥隔离式驱动设计注意事项	27
附录：各器件分压式驱动参数推荐	29
历史版本	30

1. 氮化镓驱动特性介绍

1.1. 高压InnoGaN驱动特性

驱动电压特性：

高压InnoGaN在栅极集成ESD保护电路，提高栅极的可靠性。英诺赛科现有的大部分产品栅极持续电压范围在-1.4V~+7V，为了满足大功率电源应用时对驱动有高负压关断需求，部分产品栅极耐负压能力提升至-6V。栅极瞬态耐压范围是-20~+10V，HV InnoGaN的驱动电压特性如下图表所示。

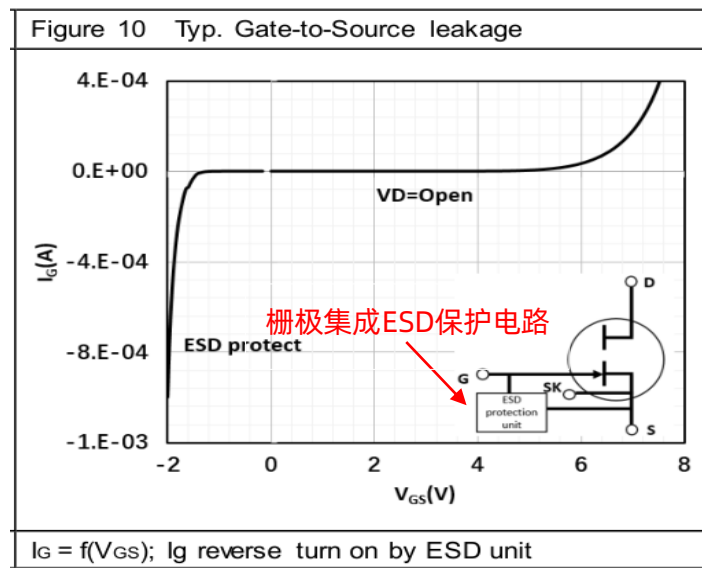


图 1 栅极集成ESD保护电路

表 1 驱动电压特性

Symbol	Parameters	Values			Unit	Note/Test-Condition
		Min	Typ	Max		
V_{GS}	Gate source voltage, continuous	-1.4 (-6) ^①	-	7	V	$T_j = -55\text{ }^{\circ}\text{C}$ to $150\text{ }^{\circ}\text{C}$
$V_{GS\text{pulse}}$	Gate source voltage, pulsed	-20	-	10	V	$T_j = -55\text{ }^{\circ}\text{C}$ to $150\text{ }^{\circ}\text{C}$; $t_{\text{PULSE}} = 50\text{ ns}$, $f = 100\text{ kHz}$ open drain
V_{th}	Gate threshold voltage	1.2	1.6	2.5	V	$I_D = 11\text{ mA}$; $V_{DS} = V_{GS}$; $T_j = 25\text{ }^{\circ}\text{C}$

① 部分产品Gate耐负压能力达到-6V

驱动电压与 $R_{ds(on)}$ 的关系:

如下图所示，高压InnoGaN的驱动电压越高，器件的通流能力越强， $R_{ds(on)}$ 越小，兼容器件的性能和可靠性推荐在应用时驱动电压取6V~6.5V。

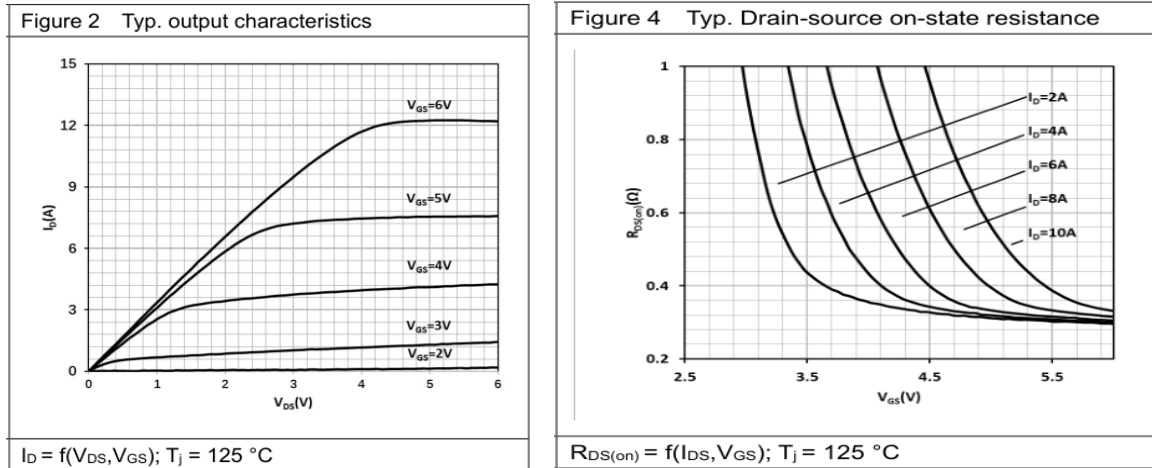


图 2 增强型 GaN FET 的 $R_{ds(on)}$ 与 V_{GS} 的关系

1.2. 高压InnoGaN与SiMOSFET对比

与Si MOSFET相同点:

- 高压InnoGaN与增强型Si MOSFET一样都是常关型功率器件
- 电压型驱动，驱动电压在开关过程中给器件寄生电容 C_{iss}/C_{rss} 充放电，以及在正偏时提供Gate的漏电流 I_{gss}
- 通过外置驱动电阻 R_{g_ext} 调节开关速度

与Si MOSFET不同点:

- 栅极耐压能力和 V_{th} 阈值更低，需要更小心的处理驱动回路，避免振荡导致误动作
- HV InnoGaN的推荐驱动电压为6V~6.5V，比Si MOSFET的8~12V驱动电压更低，若要兼容Si MOSFET的control IC，需要对control IC驱动电压进行降压处理或增加驱动芯片以满足高压InnoGaN驱动电压要求。

2. 高压InnoGaN驱动电路分类

表 2 高压InnoGaN驱动电路分类

分类			示意图	特点	适用场景
单管	非隔离式	分压式		兼容大于6.5V以上的control IC, 驱动电压调节灵活, 有关断负电压, 抗干扰能力更强	领域: 快充、适配器、LED、TV、电动工具等 拓扑: Flyback、PFC、Forward
				兼容大于6.5V以上的control IC, 驱动电压调节灵活, 关断负压可调, 抗干扰能力更强	领域: 快充、适配器、LED、TV、电动工具等 拓扑: Flyback、PFC、Forward
		直驱式		6V直驱, 驱动电路简单, 驱动环路小, 干扰小	领域: 快充、适配器、LED、TV、电动工具等 拓扑: Flyback、PFC、Forward
半桥	非隔离式	分压式		兼容 Si MOSFET control IC, 驱动电压调节灵活, 可实现负压关断	领域: 中小功率电源, 比如LED、适配器等 拓扑: AHB、LLC、ACF
		直驱式		驱动电路简单, 可实现GaN的直接驱动	领域: 中小功率电源, 比如LED、适配器等 拓扑: AHB、LLC、ACF

隔 离 式	数字 隔离 +驱 动器		<p>驱动可靠，负压关断，分离的驱动器可靠近GaN放置，实现驱动回路的最优设计</p>	<p>领域： 大功率电源，比如通讯、服务器电源</p> <p>拓扑： Totem-pole PFC、LLC</p>
	集成 数字 隔离 和驱 动器		<p>驱动可靠，负压关断，集成隔离半桥驱动器简化驱动设计</p>	<p>领域： 大功率电源，比如通讯、服务器电源</p> <p>拓扑： Totem-pole PFC、LLC</p>

3. 单管驱动

3.1. 分压式驱动

3.1.1 分压式驱动电路图

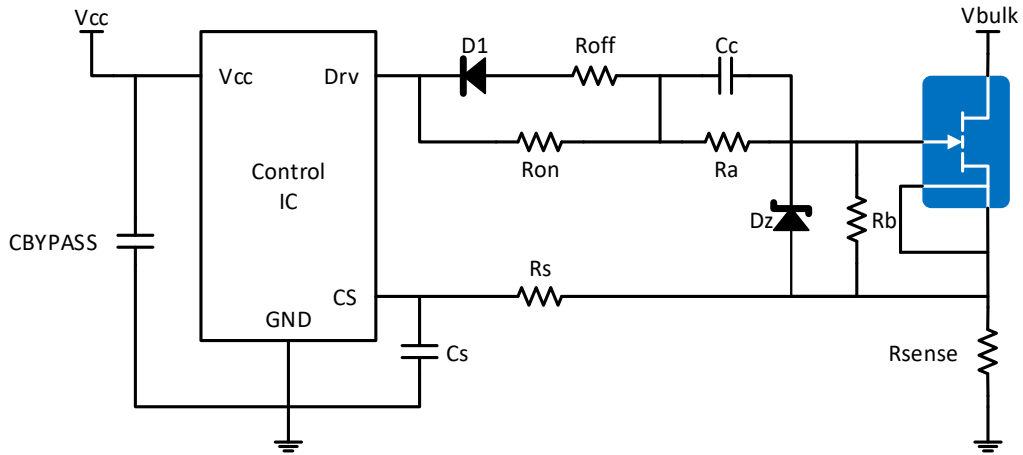


图 3 分压驱动电路(适用于所有规格的InnoGaN)

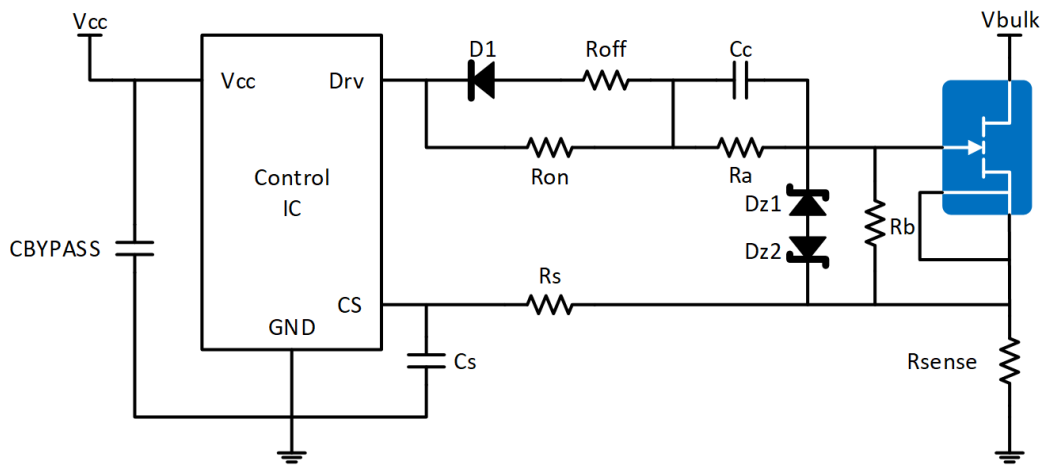


图 4 分压驱动电路(适用于gate电压范围-6V~+7V)

3.1.2分压式驱动电路各元件功能介绍

表 3 分压驱动电路各元件功能介绍

元件	功能
R_{on}	调节GaN FET开通速度
R_{off}	调节GaN FET关断速度
D_z/D_{z1}	钳位GaN FET的Gate电压
R_a	分压电阻
R_b	
C_c	开关加速电容
D_{z2}	钳位关断负压

3.1.3分压式驱动开关过程介绍

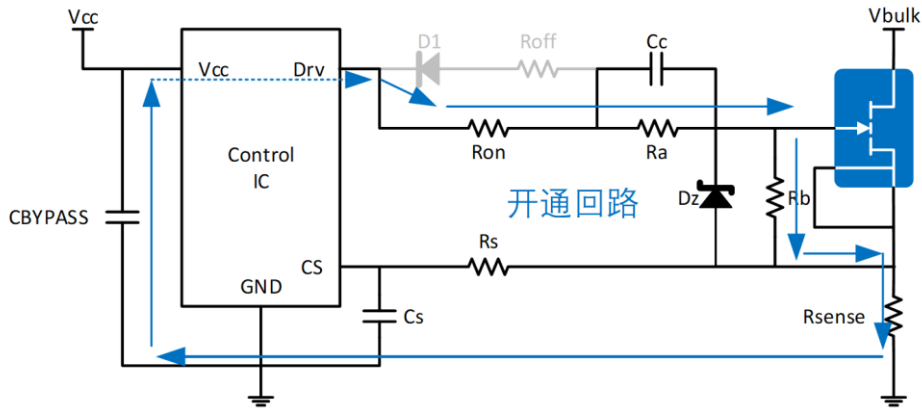


图 5 分压式驱动开通回路

开通过程，驱动电流回路如图所示有 R_{on} 、 R_a 、 C_c 、 R_b 、GaN FET、 R_{sense} 、 C_{BYPASS} 组成， V_{Drv} 主要是通过 R_{on} 、 C_c 快速给HV InnoGaN的 C_{iss}/C_{rss} 充电， V_{gs} 电压快速上升打开功率管。

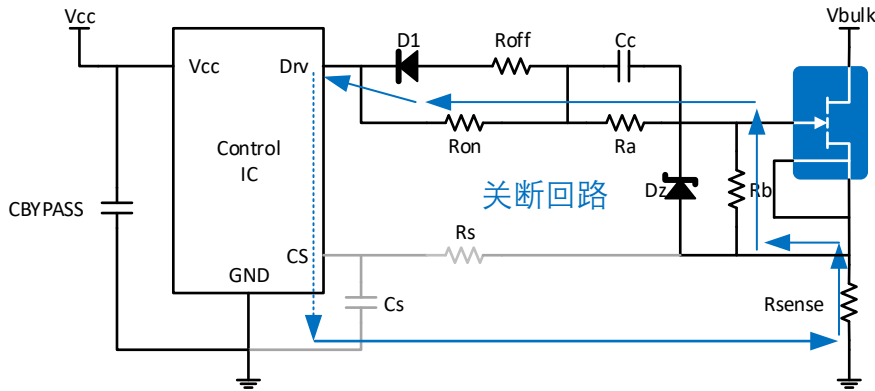


图 6 分压式驱动关断回路

关断过程，驱动电流回路如图所示由 R_{on} 、 R_{off} 、 D_1 、 R_a 、 C_c 、 R_b 、 D_z 、GaN FET、 R_{sense} ， V_{Drv} 主要是通过 D_1 、 R_{off} 、 C_c 快速给高压InnoGaN的 C_{iss}/C_{rss} 放电， V_{gs} 电压快速拉低关断功率管； C_{iss} 放完电后因 C_c 电容需要继续放电， D_z 流过电流产生 V_{gs} 负压。

3.1.4分压式驱动设计注意事项

- Sense电阻对驱动电压的影响：

GaN开通时，主功率回路在sense电阻产生一定的压降，该压降会影响驱动电压，在参数设计时需要考虑。

- I_{gss} 对驱动电压的影响：

GaN导通时驱动需要control IC提供稳压管、 R_b 、GaN I_{gss} 流过的电流，GaN的 I_{gss} 会随温度增加而增加，按高温下最大 I_{gss} 设计。

- C_c 电容对驱动的影响：

分压式驱动电路的分压电阻阻值很大，导致开关过程驱动电流很小，无法实现GaN FET的快速开关。利用电容交流阻抗小的特性，采用 C_c 电容与 R_a 并联，在开关过程中绝大部分电流流过 C_c 电容给GaN FET的 C_{iss}/C_{rss} 充放电以达到快速开关的目的。开关过程中 C_c 与 C_{iss}/C_{rss} 是串联， C_c 的电荷必须比 C_{iss}/C_{rss} 大才能保证 C_{iss}/C_{rss} 快速充放电，让HV InnoGaN有效的开通和关断，即需满足如下关系式：

$$C_c > Q_{g\text{plat}} / V_{\text{plat}} \quad (Q_{g\text{plat}} = Q_{GD} + Q_{GS})$$

C_c 电容的不同容值会对驱动波形有影响。 C_c 电容太小会导致开关过程变缓，有无法及时开启和关断的风险。在 C_c 电容满足要求的前提下，容值越大，关断时负压维持时间越长。

如图7所示的仿真波形， $C_c=100\text{pF}$ 时开通缓慢，且在关断时驱动出现拖尾现象，存在关断不及时风险； $C_c=560\text{pF}$ 时驱动波形快速变化，且关断有一定负压； $C_c=3.3\text{nF}$ 时，整个关断时间内驱动都有负压，负压最大值会被Zener管 D_z 的正向导通电压钳位，保证负压在 -1.4V 内。

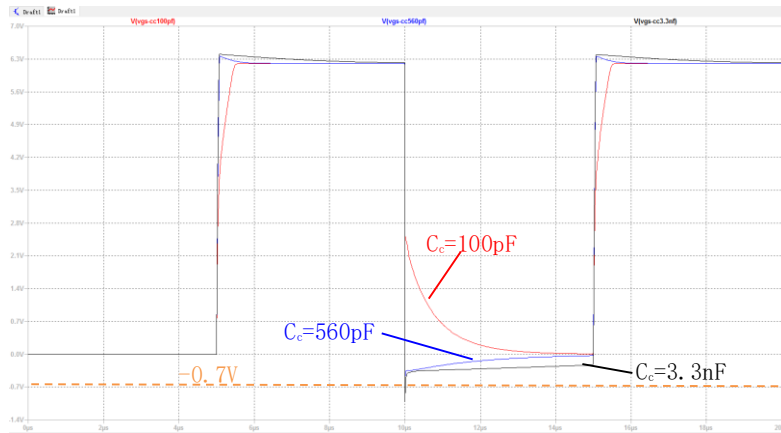


图 7 C_c 电容对驱动的影响(单Zener电路)

ZD1、ZD2取5.6V稳压管， C_c 电容对驱动电压的影响如图8所示。

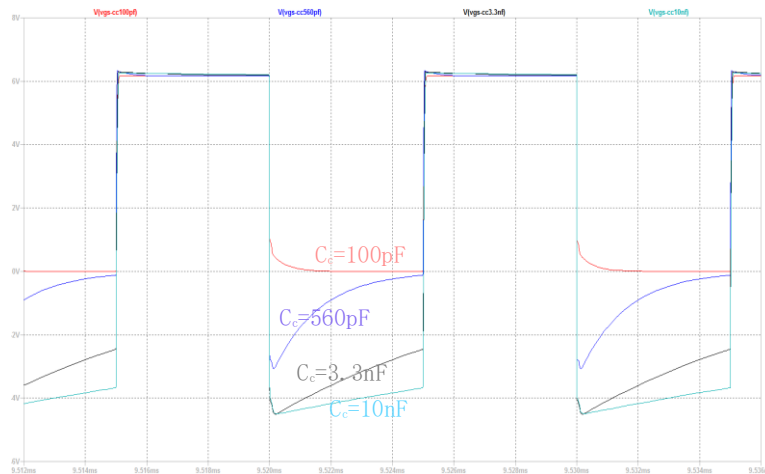


图 8 C_c 电容对驱动的影响(双Zener电路)

- 稳压二极管选型

稳压管有稳压精度、正向导通压降及温漂，要求稳压精度 $\pm 2\%$ 。ZD稳压管推荐使用6.2V，ZD1、ZD2稳压管推荐5.6V。

表4 Zener规格

Device*	Device Marking	Test Current Izt mA	Zener Voltage VZ		Z _{ZK} I _Z = 1.0 mA Ω Max	Z _{ZT} I _Z = I _{ZT} @ 10% Mod Ω Max	Max IR @ VR		d _{VZ} /dt (mV/k) @ I _{ZT1} = 5 mA		C pF Max @ V _R = 0 f = 1 MHz
			Min	Max			μ A	V	Min	Max	
MM5Z2V4ST1G/T5G	T2	5.0	2.43	2.63	1000	100	120	1.0	-3.5	0	450
MM5Z2V7ST1G	T3	5.0	2.67	2.91	1000	100	100	1.0	-3.5	0	450
MM5Z3V3ST1G	T5	5.0	3.32	3.53	1000	95	5.0	1.0	-3.5	0	450
MM5Z3V6ST1G	T6	5.0	3.60	3.85	1000	90	5.0	1.0	-3.5	0	450
MM5Z3V9ST1G	T7	5.0	3.89	4.16	1000	90	3.0	1.0	-3.5	-2.5	450
MM5Z4V3ST1G	T8	5.0	4.17	4.43	1000	90	3.0	1.0	-3.5	0	450
MM5Z4V7ST1G/T5G	T9	5.0	4.55	4.75	800	80	3.0	2.0	-3.5	0.2	260
MM5Z5V1ST1G/T5G	TA	5.0	4.98	5.2	500	60	2.0	2.0	-2.7	1.2	225
MM5Z5V6ST1G/T5G	TC	5.0	5.49	5.73	200	40	1.0	2.0	-2.0	2.5	200
MM5Z6V2ST1G/T5G	TE	5.0	6.06	6.33	100	10	3.0	4.0	0.4	3.7	185
MM5Z6V8ST1G/T5G	TF	5.0	6.65	6.93	160	15	2.0	4.0	1.2	4.5	155

3.1.5分压式驱动设计示例

示例1:

驱动参数计算(以控制器NCP1342和高压InnoGaN INN650DA240A为例)

1、确认已知参数

- 控制器最小驱动电压：从控制器规格书可以查到其最小驱动电压 $V_{Drv_min}=10V$

表 5 NCP1342驱动电压

Symbol	Parameters	Values			Unit	Note/Test-Condition
		Min	Typ	Max		
$I_{DRV(SRC)}$ $I_{DRV(SNK)}$	Current Capability Source Sink	-	500 800	-	mA	
$V_{DRV(high1)}$ $V_{DRV(high2)}$	High State Voltage	8.0 10	- 12	- 14	V	$V_{CC}=V_{CC(off)}+0.2V,$ $R_{DRV}=10k\Omega$ $V_{CC}=30V,$ $R_{DRV}=10k\Omega$
$V_{DRV(low)}$	Low Stage Voltage	-	-	0.25	V	$V_{Fault}=0V$

- HV InnoGaN栅极下拉电阻： $R_b=10K\Omega$ （下拉电阻一般建议取10~20K Ω ）
- 电流检测电阻电压： V_{Rsense}
- 稳压二极管：Dz取6.2V稳压管，精度 $\pm 2\%$
- HV InnoGaN的栅极漏电流： $I_{gss_max}=788\mu A@T_j=125^\circ C$
- HV InnoGaN的栅极电压：设定 $V_{gs}=6V$

2、分压电阻的计算

$$R_{on} + R_a = \frac{V_{Drv_min} - V_{gs} - V_{Rsense}}{\frac{V_{gs}}{R_b} + I_{gss_max}} = 2.132K\Omega$$

R_{on} 用来条件开关速度，优化EMI， R_{on} 确定后， R_b 相应也确定。

3、 C_c 电容容值计算:

$$C_c > \frac{0.9nC}{2.5V} = 360pF \quad (\text{按经验取计算值的2~4倍容值})$$

表 6 INN650DA240A栅极电荷特性

Symbol	Parameters	Values			Unit	Note/Test-Condition
		Min	Typ	Max		
Q_G	Gate charge		2		nC	$V_{GS} = 0 \text{ to } 6V;$ $V_{DS} = 400V;$ $I_D = 3A$
Q_{GS}	Gate-source charge		0.2		nC	
Q_{GD}	Gate-drain charge		0.7		nC	
V_{Plat}	Gate Plateau Voltage		2.5		V	$V_{DS} = 400V;$ $I_D = 3A$

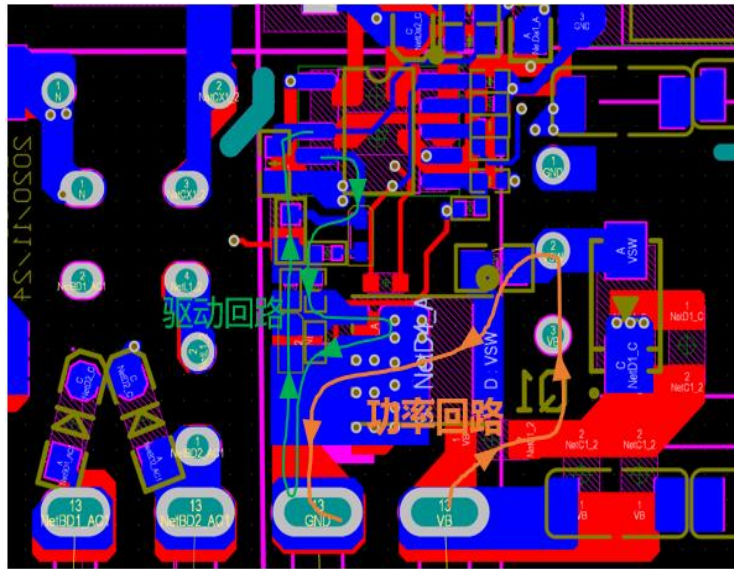


图 9 layout参考设计

Layout设计建议：

- 控制IC的Drive脚靠近GaN放置，驱动回路尽可能短
- 驱动电路的阻容器件靠近GaN放置
- 多层板驱动回路可上下层平行走线，减小寄生电感
- 驱动回路与功率回路不重叠，避免驱动受功率回路干扰
- GaN source散热PAD尽可能铺大面积铜箔，辅助散热

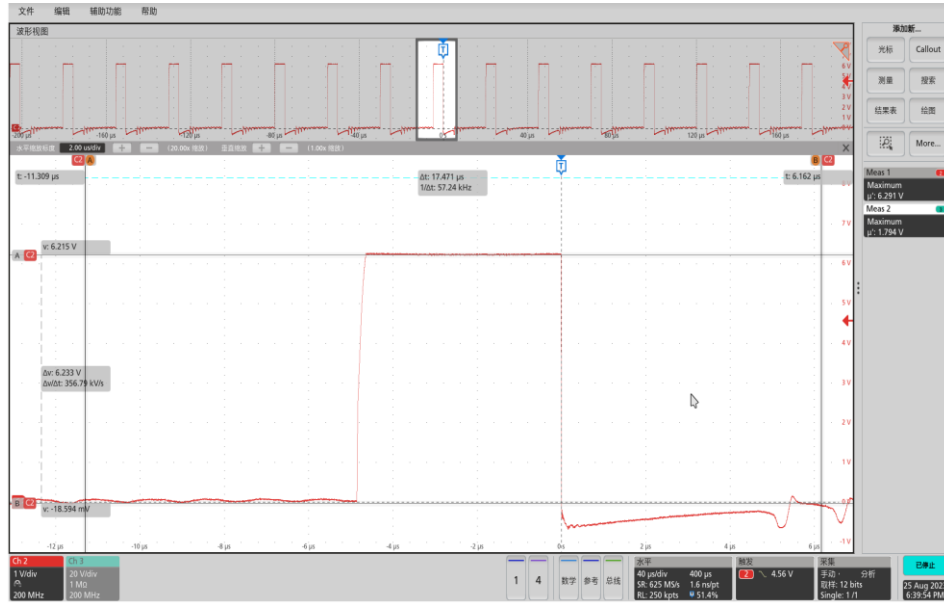


图 10 分压式驱动波形

示例2：负压驱动电路设计

通过加大 C_c 电容，使得 C_c 电容在驱动关断时间内一直放电， C_c 放电电流流过 R_b （10K电阻）产生大压降，给栅极一个更大的关断负压，ZD2起到钳位负压的作用。

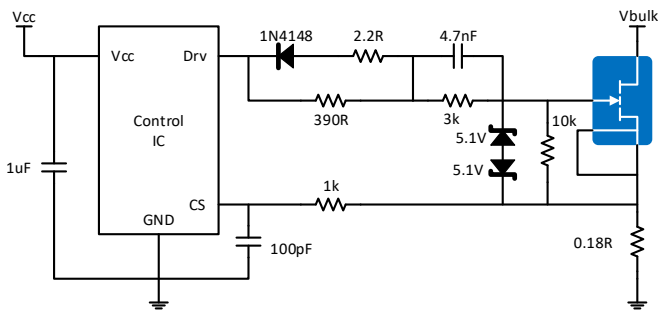


图 11 更大负压驱动参数示例

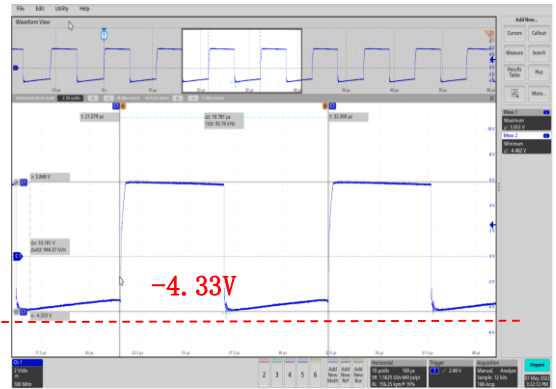


图 12 分压式驱动波形（大负压）

3.2. 直驱式驱动

3.2.1 直驱式驱动电路

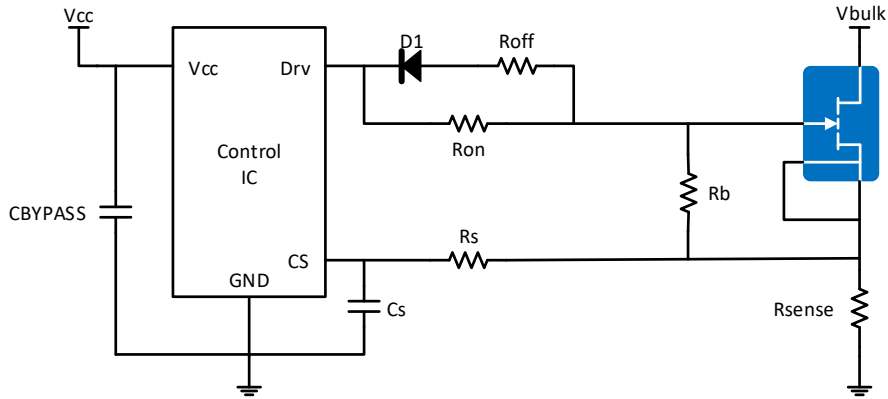


图 13 直驱驱动电路

3.2.2 直驱式电路各元件功能介绍

表 7 直驱式电路元件功能

元件	功能
R_{on}	调节GaN FET开通速度
R_{off}	调节GaN FET关断速度
R_b	Gate下拉电阻

3.2.4 直驱式驱动注意事项

- 不同直驱IC的驱动电压存在差异，建议选用驱动电压6V的驱动IC
- 导通时Sense电阻产生的压降会导致GaN的驱动电压下降，推荐选用有驱动电压补偿或者负电流检测的control IC
- 注意 I_{gss} 对驱动电压的影响，驱动电阻 R_{on} 推荐在330R以内

3.2.5 直驱式驱动电路设计示例

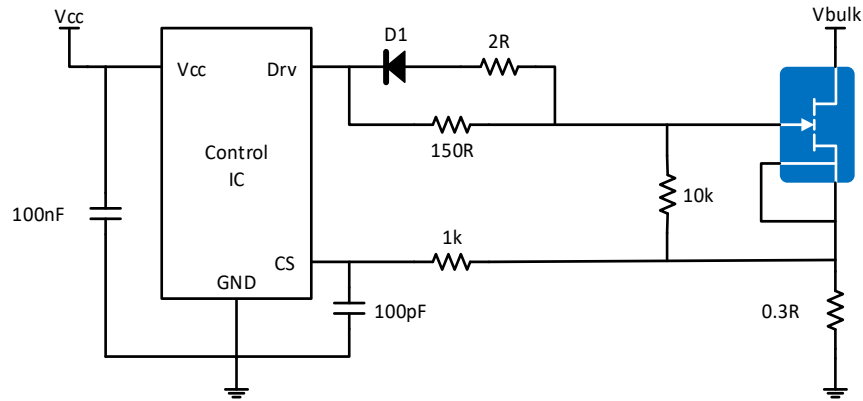


图 14 直驱驱动示例

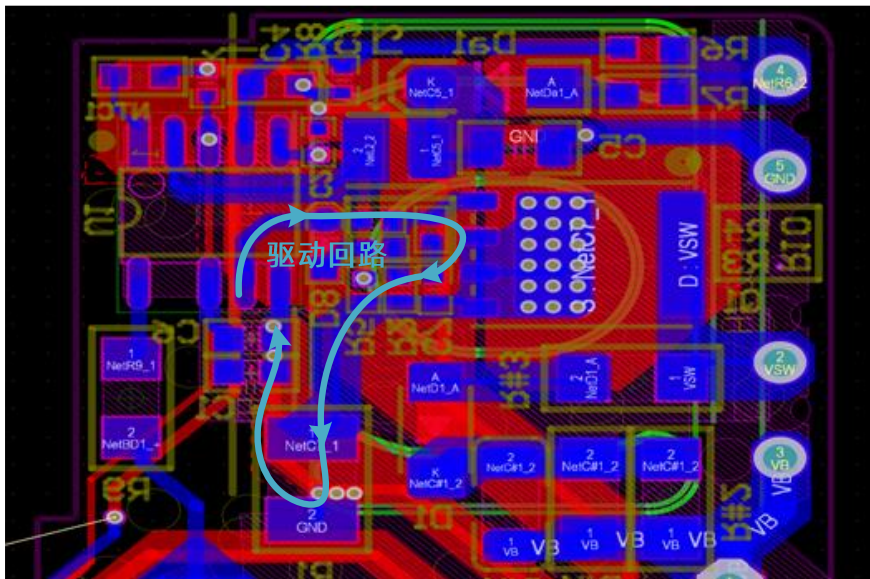


图 15 Layout设计

- 控制IC的Drive脚靠近GaN放置，驱动回路尽可能短
- 多层板驱动回路可上下层平行走线，减小寄生电感
- 驱动回路与功率回路不重叠，避免驱动受功率回路干扰
- GaN source散热PAD尽可能铺大面积铜箔，辅助散热

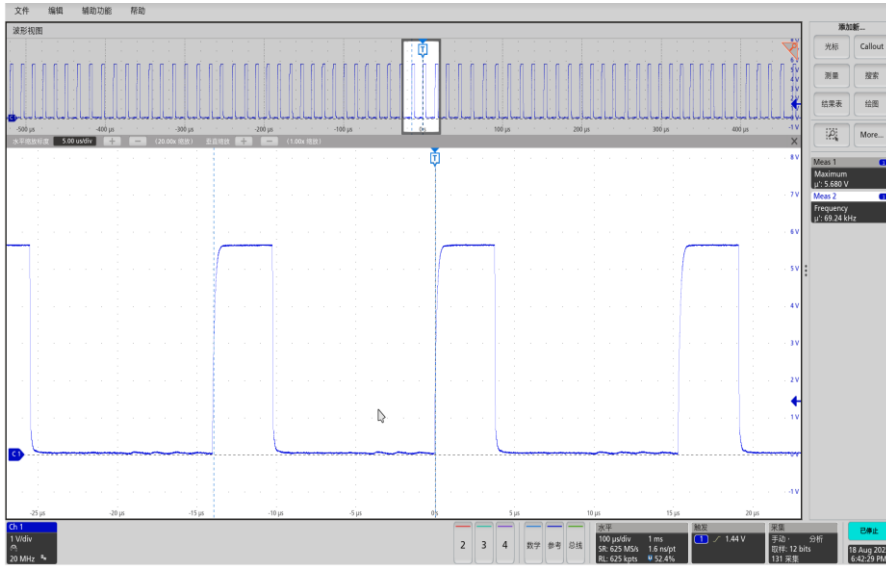


图 16 直驱式驱动波形

4. 半桥驱动设计

4.1. 半桥非隔离式驱动

4.1.1 半桥非隔离式驱动电路

非隔离半桥驱动适用于中小功率电源的ACF、AHB、LLC拓扑等，驱动电路关断负压可以提高半桥驱动的可靠性，避免开关管受干扰导致直通现象。

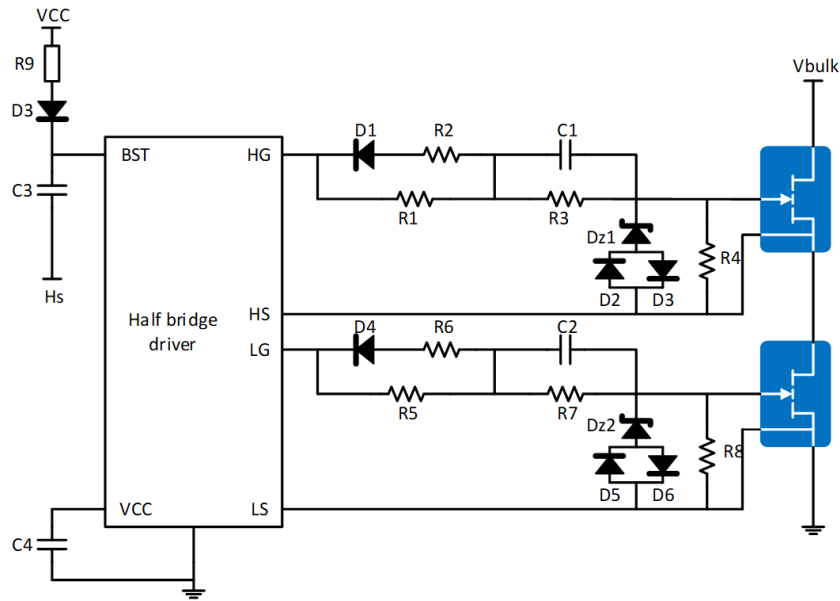


图 17 非隔离半桥分压驱动电路

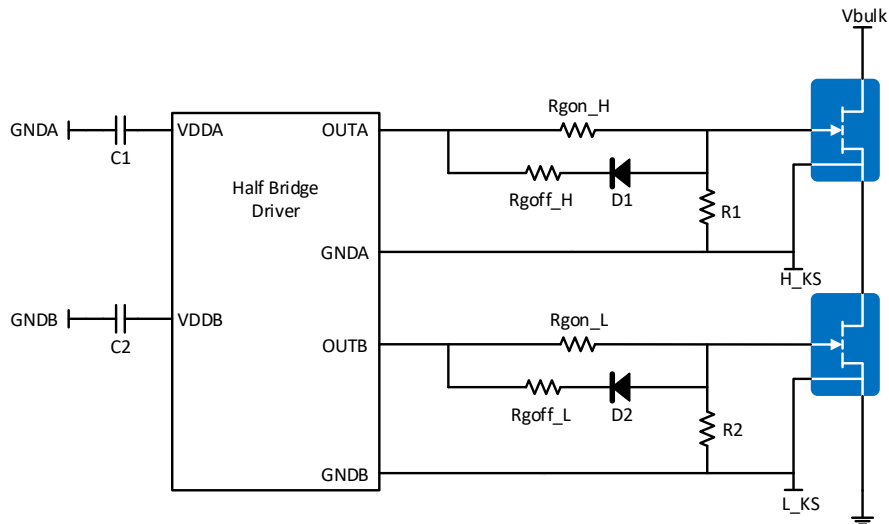


图 18 非隔离半桥直驱驱动电路

4.1.2 半桥非隔离式驱动电路各元件功能介绍

表 8 分压式电路元件功能

元件	功能
R_1/R_5	调节GaN FET开通速度
R_2/R_6	调节GaN FET关断速度
$D_{z1}/D_3/D_{z2}/D_6$	钳位GaN FET的Gate电压
R_3/R_7	分压电阻
R_4/R_8	
C_1/C_2	开关加速电容
D_2/D_5	增大关断负压

表 9 直驱式电路元件功能

元件	功能
R_{gon_H}/R_{gon_L}	调节GaN FET开通速度
R_{goff_H}/R_{goff_L}	调节GaN FET关断速度
$R1/R2$	Gate下拉电阻

4.1.3 半桥非隔离式驱动开关过程

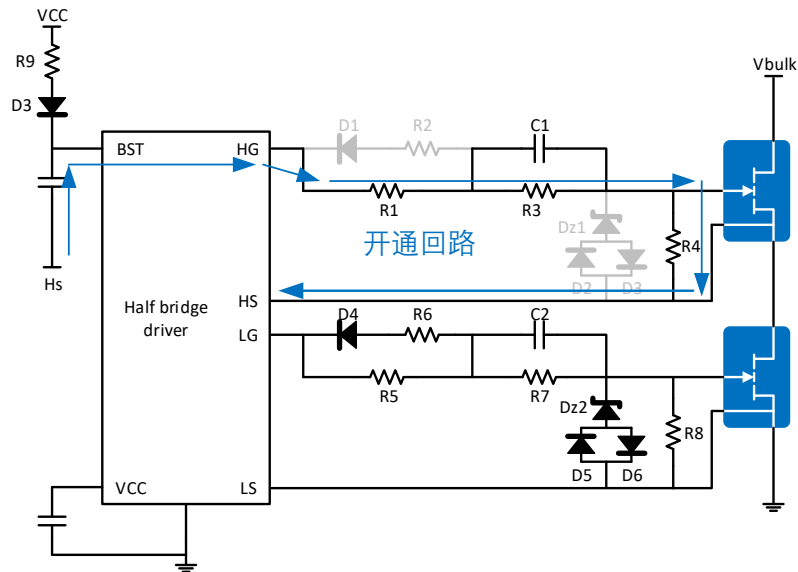


图 19 分压驱动电路开通回路

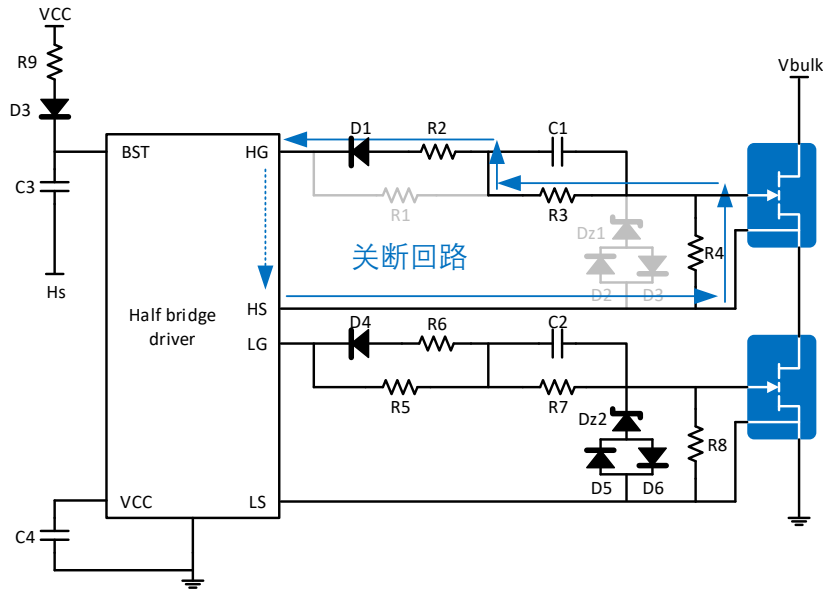


图 20分压驱动电路关断回路

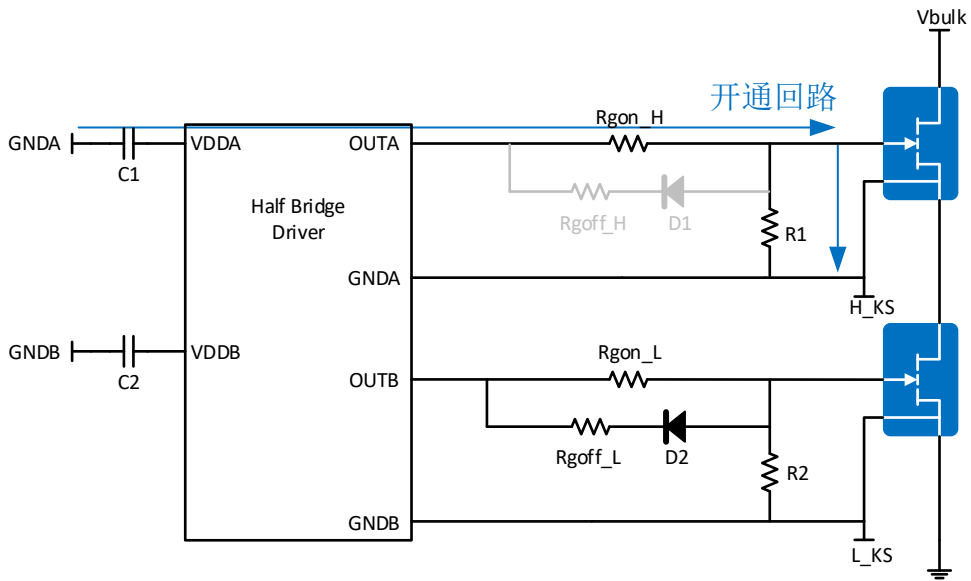


图 21 直驱驱动电路开通回路

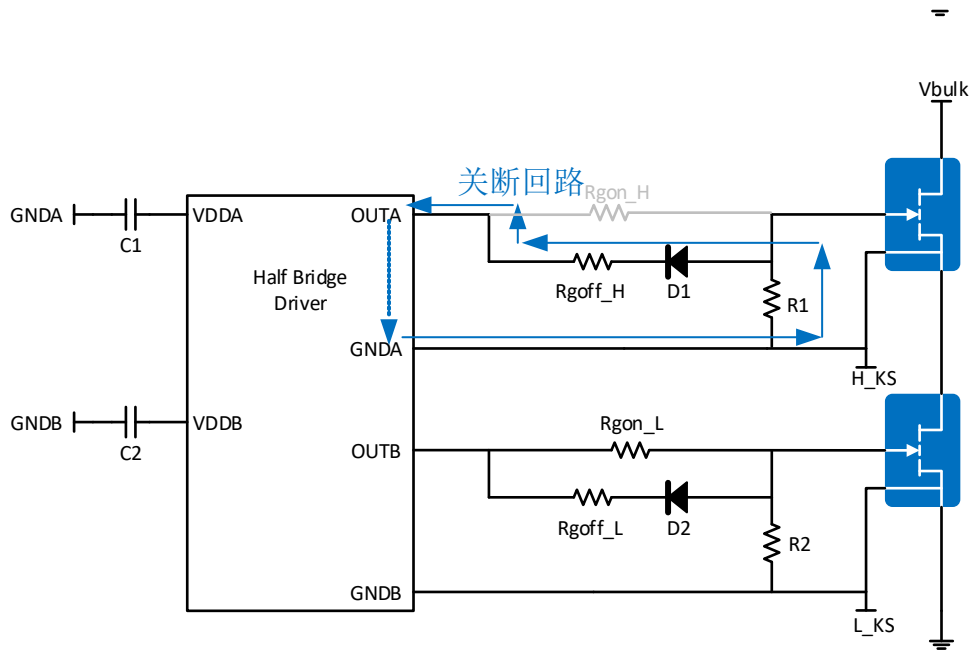


图 22 直驱驱动电路关断回路

4.1.4 半桥非隔离式驱动电路设计示例

表 10 分压式半桥驱动电路设计

元件	功能	范围
R_1/R_5	调节GaN FET开通速度	360R ~ 510R
R_2/R_6	调节GaN FET关断速度	0 ~ 10R
D_{z1}/D_{z2}	钳位GaN FET 的Gate电压	5.6V ~ 6.2V
D_3/D_6		1N4148(低频) 肖特基二极管(高频)
R_3/R_7	分压电阻	2K ~ 7.5K
R_4/R_8		2K ~ 10K
C_1/C_2	开关加速电容	2.2nF ~ 3.3nF
D_2/D_5	增大关断负压	1N4148(低频) 肖特基二极管(高频)

4.1.5 半桥非隔离式驱动电路注意事项

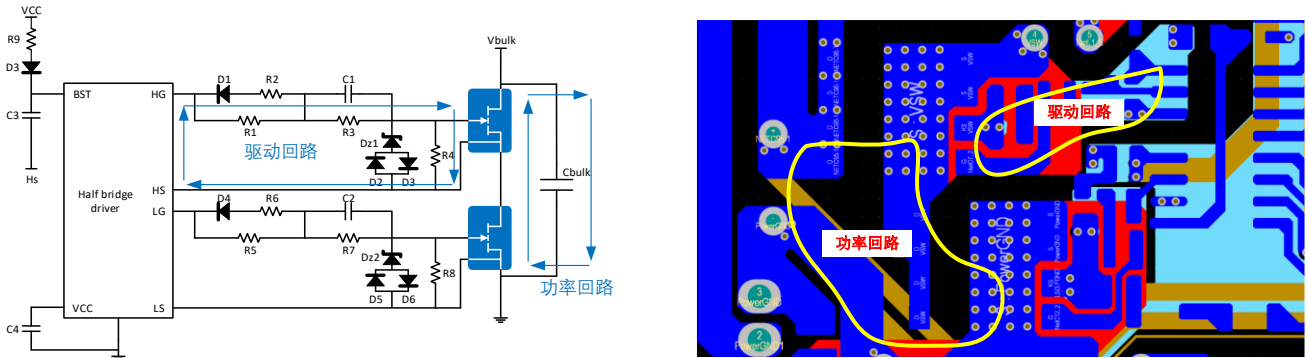


图 23 layout设计

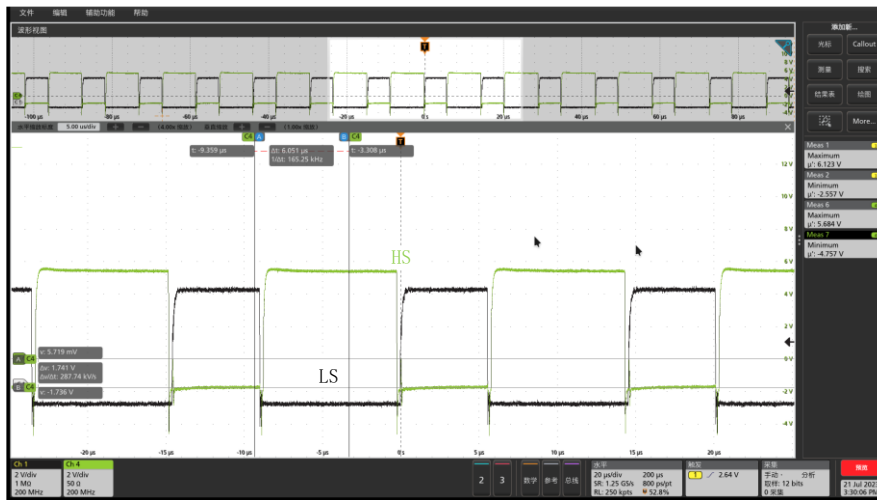


图 24 实测工作波形

- 驱动采用开尔文设计，使驱动回路和功率回路解耦
- 驱动IC靠近GaN放置，减小寄生感的影响
- 驱动开通回路 $V_{CC}-D_{RV}-R_{on}-C_C-D_z // R_b-C_{bypass}$ 尽可能小
- 驱动回路面积加大，降低驱动回路地阻抗和感抗
- 驱动IC的HB高边GaN驱动线路与芯片地避开，避免高边驱动回路产生不可控环流
- 驱动回路器件周边不走干扰线，避免噪声耦合到驱动回路里

4.2. 半桥隔离式驱动设计

4.2.1 半桥隔离式驱动电路

半桥隔离式驱动电路适用于大功率电源的Totem-pole PFC、LLC拓扑，负压关断，驱动可靠。分离的驱动器可靠近GaN放置，有利驱动回路的设计；集成隔离半桥驱动器可简化驱动设计。为了规避半桥驱动误开启风险，需要设计半桥隔离驱动电路负压电路如图25所示，高/低边GaN关断负压由AZ431和分压电阻决定推荐-3V以内，导通电压等于 H_V_{DD}/L_V_{DD} 减去关断电压。

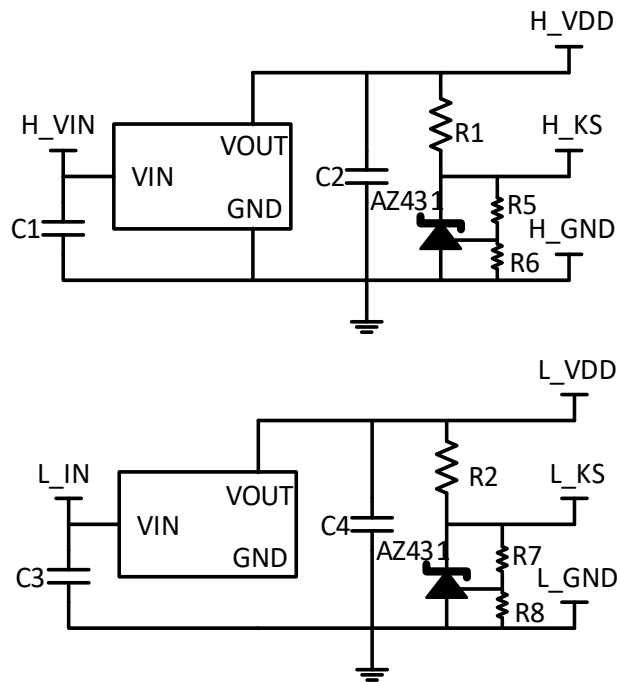


图 25 隔离驱动电路负压电路

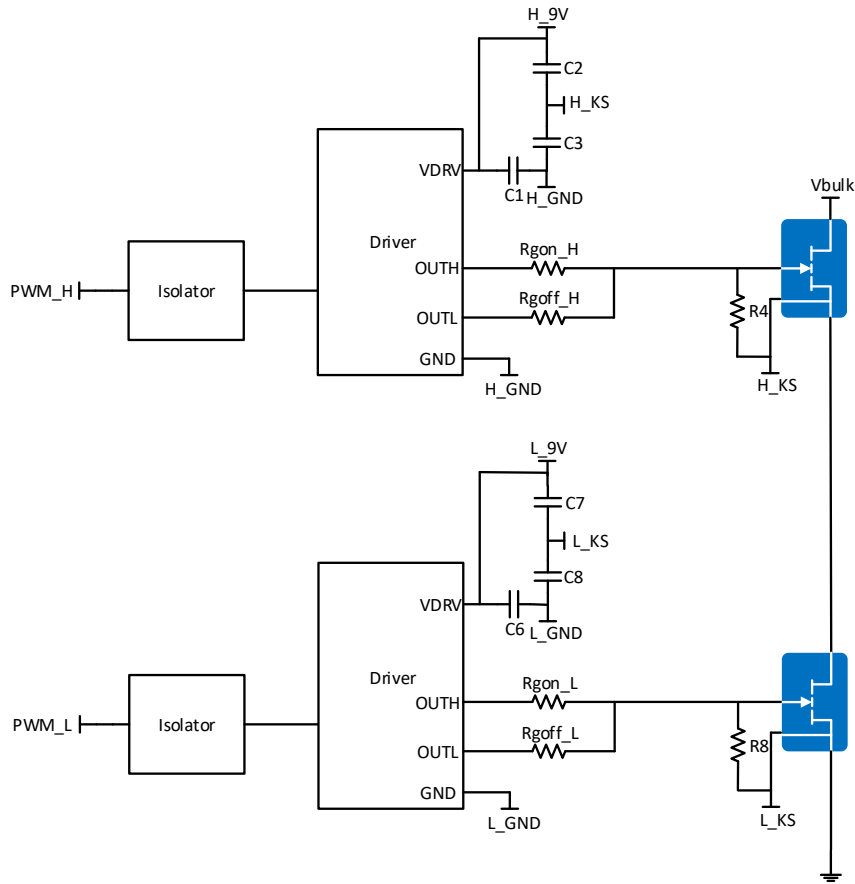


图 26 数字隔离器+驱动器的半桥驱动电路

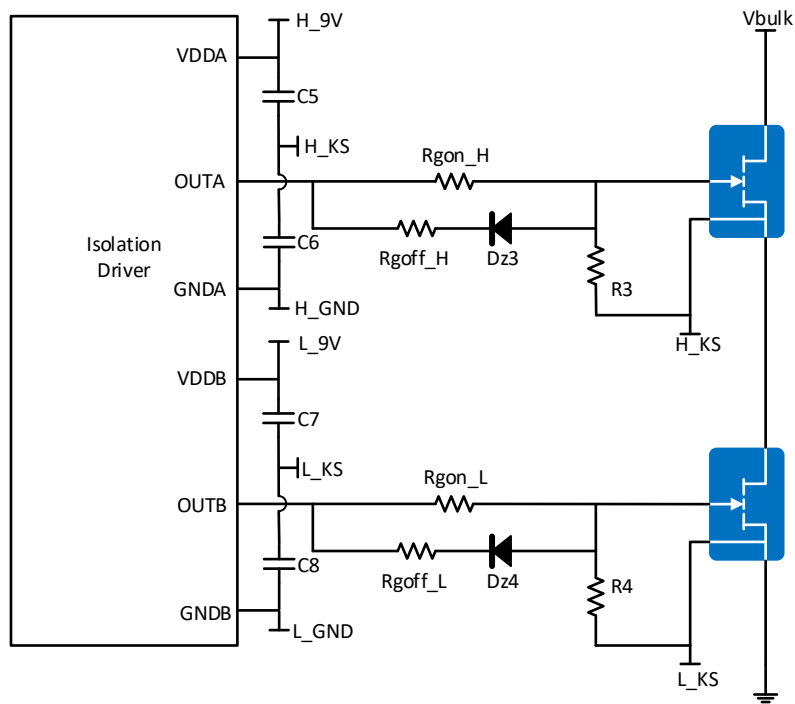


图 27 集成数字隔离器和驱动器的半桥驱动电路

4.2.2 半桥隔离式驱动电路各单元功能介绍

表 11 集成半桥隔离式驱动电路元件功能

元件	功能
R_{gon_H}/R_{gon_L}	调节GaN FET开通速度
R_{goff_H}/R_{goff_L}	调节GaN FET关断速度
R_3/R_4	Gate下拉电阻
C_5/C_7	开通去耦电容
C_6/C_8	关断去耦电容

4.2.3 半桥隔离式驱动电路开关过程

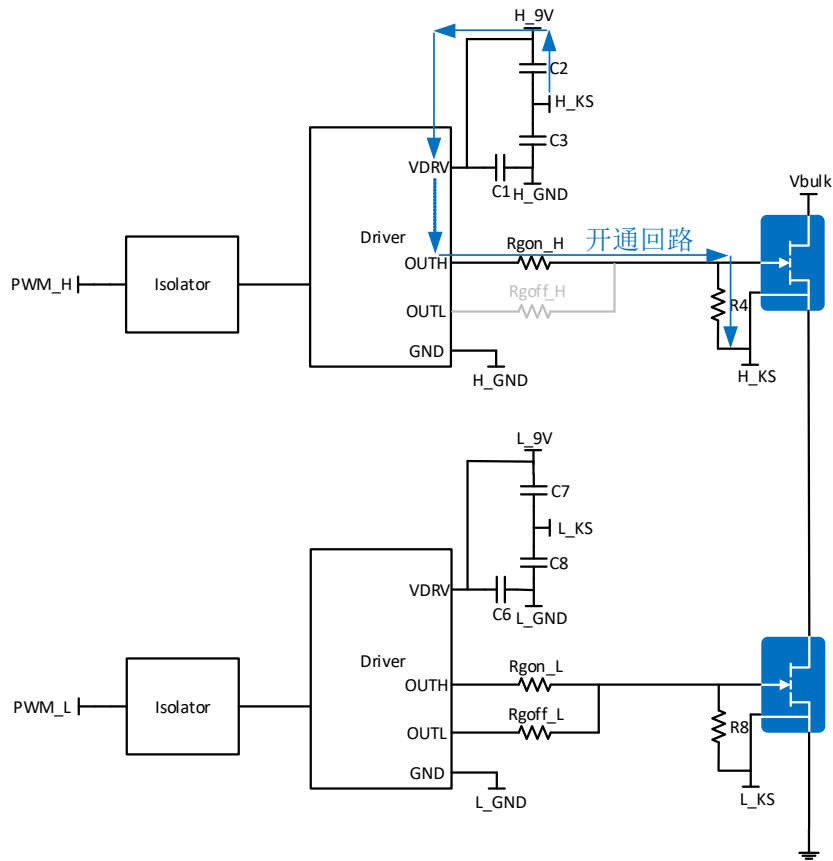


图 28 数字隔离器+驱动器的半桥驱动电路开通回路

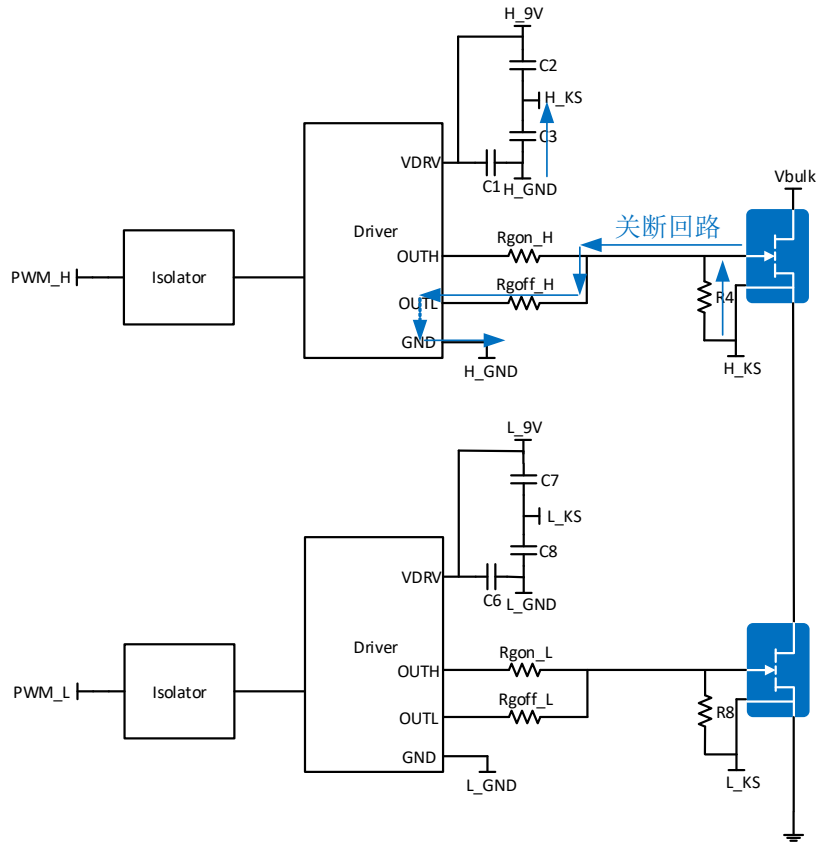


图 29 数字隔离器+驱动器的半桥驱动电路关断回路

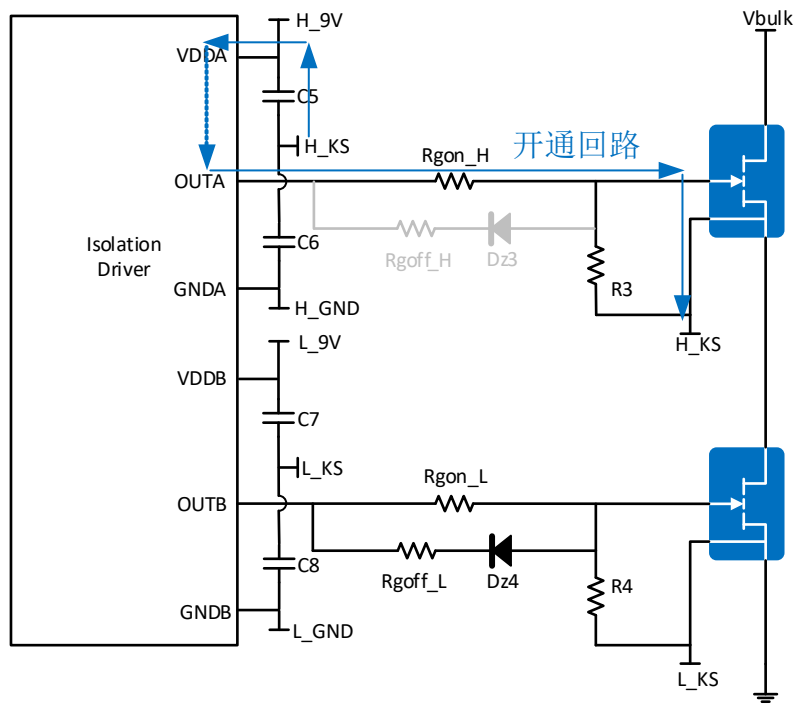


图 30 集成数字隔离器和驱动器的半桥驱动电路开通回路

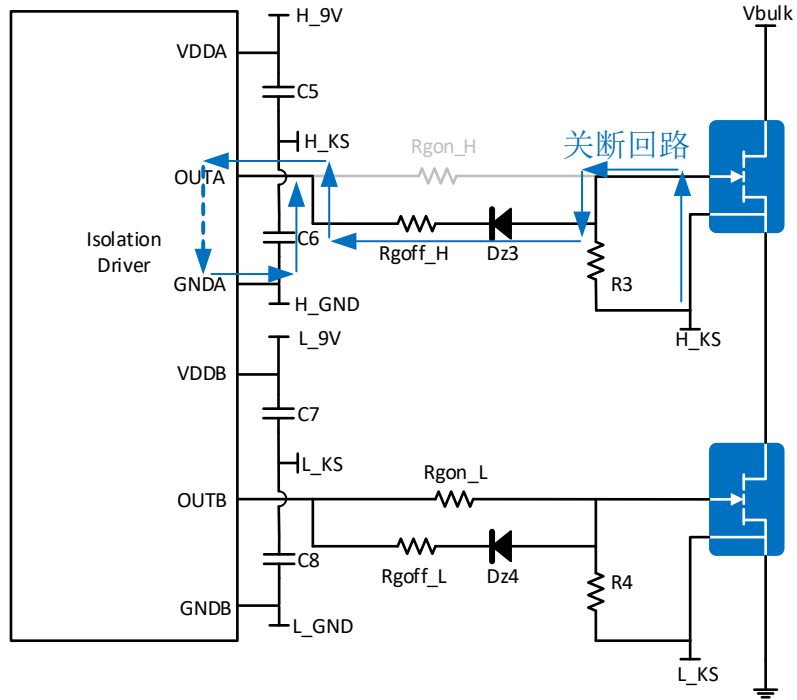


图 31 集成数字隔离器和驱动器的半桥驱动电路关断回路

4.2.4 半桥隔离式驱动电路参数设计示例

表 12 集成半桥隔离式驱动电路设计

元件	功能	典型值	范围
R_{gon_H}/R_{gon_L}	调节GaN FET开通速度	10R	5R ~ 20R
R_{goff_H}/R_{goff_L}	调节GaN FET关断速度	2.2R	2.2R ~ 10R
R_3/R_4	Gate下拉电阻	10K	7.5K ~ 10K
C_5/C_7	开通去耦电容	1uF	1uF ~ 3.3uF
C_6/C_8	关断去耦电容	1uF	1uF ~ 3.3uF

为了规避半桥驱动误开启风险如图32所示，采取半桥隔离式驱动电路实际工作波形如图33所示。

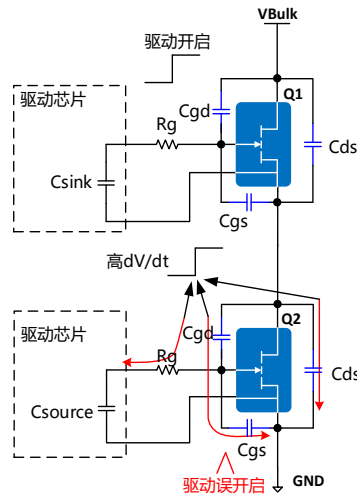


图 32 半桥驱动误开启示意图

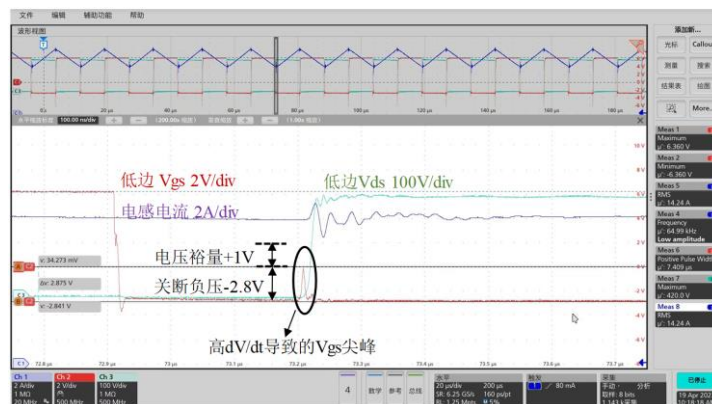


图 33 实际工作波形

4.2.5 半桥隔离式驱动设计注意事项

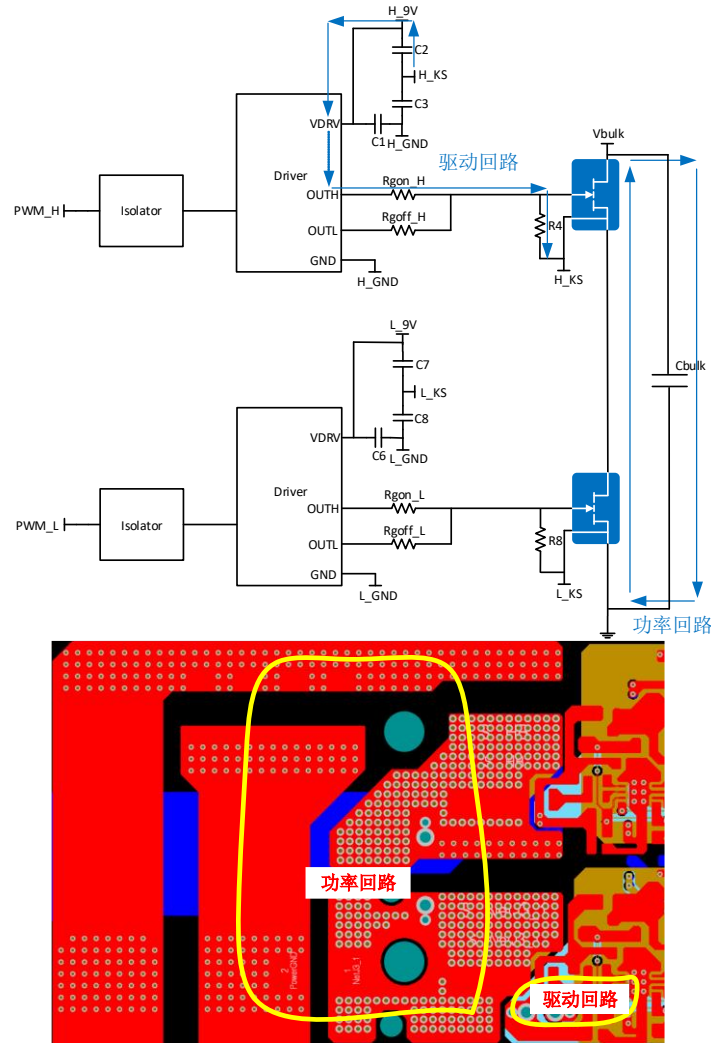
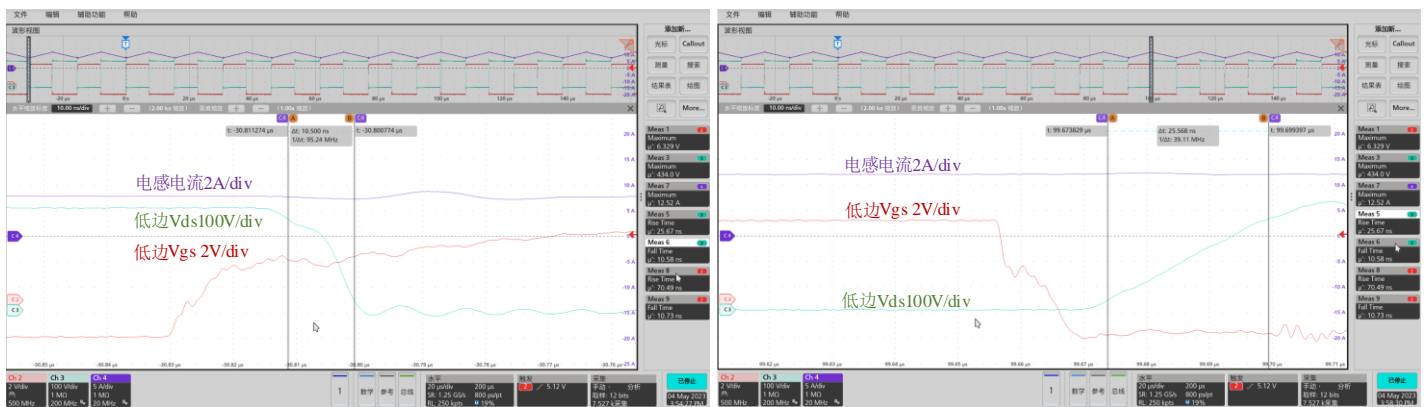


图 34 layout设计



(a) 开通波形

(b) 关断波形

图 35 实际测试波形

桥臂中点与400V母线交叠面积减小降低PCB寄生电容，能有效降低GaN开关损耗 E_{oss} 、 E_{qoss} ，提高系统效率

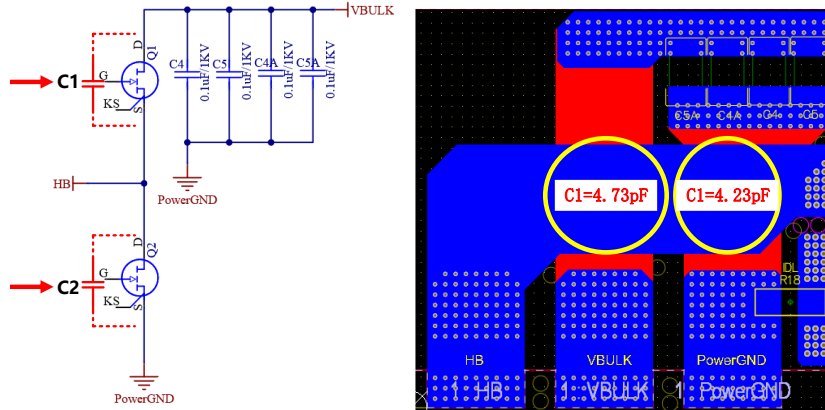


图 36 功率交叠小layout示例

- 采用开尔文接法解耦功率回路和驱动回路，消除功率回路 di/dt 对驱动影响
- 驱动供电电容靠近驱动器放置，减少供电电容同驱动器之间寄生电感

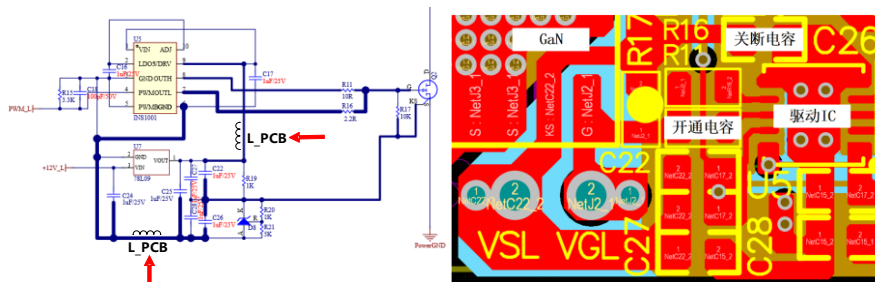


图 37 供电电容靠近驱动器layout示例

- 驱动回路采用交叠走线方法，top层摆放器件以走驱动线，第二层铺铜走SK网络，减小驱动回路寄生感抗
- 加大驱动SK铜皮面积，能有效降低驱动回路地阻抗和感抗，降低寄生电感对驱动影响，且避免噪声通过PCB走线的寄生电容耦合到驱动回路中

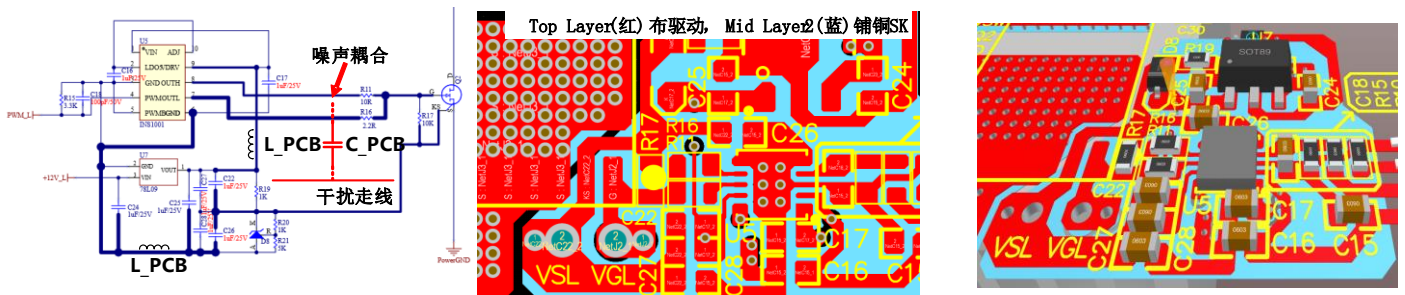


图 38 驱动回路交叠走线layout示例

附录：各器件分压式驱动参数推荐

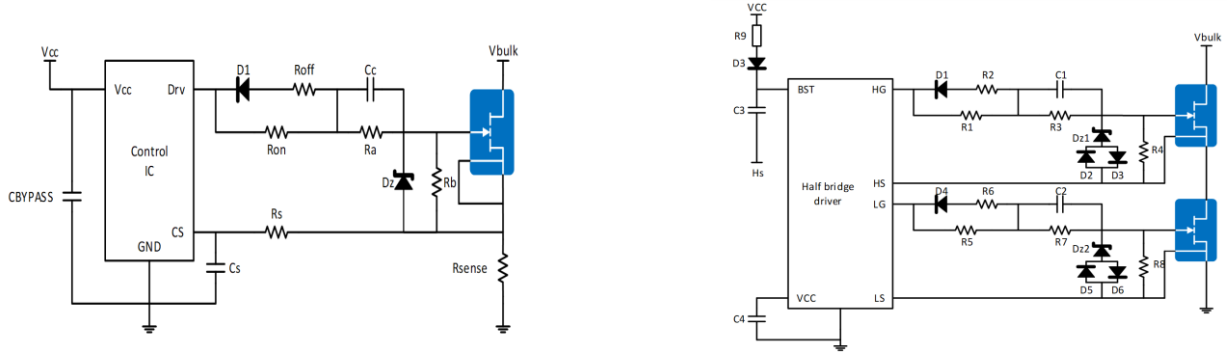


表 13 分压式驱动电路参数推荐

元件	典型参数值推荐							
InnoGaN	INN650DA04	INN650D350A/B	INN650D260A	INN650D240A/B	INN650D190A/B	INN650D140A/C	INN650D150A	
	INN650DA480B	INN650DA350A/B	INN650DA260	INN650DA240A/B	INN650DA190A/B	INN650DA140A/C	INN650DA150A	
	INN700TH480B	INN700TH350B		INN700D240B	INN700D190B	INN700D140C		
	INN700TJ480B	INN700TJ350B		INN700DA240B	INN700DA190B	INN700DA140C		
		INN700TK350B		INN700DC240C	INN700DC190C	INN700DC140C		
				INN700TH240B/C	INN700TH190B/C			
				INN700TJ240B/C	INN700TJ190B/C			
				INN700TK240B/C	INN700TK190B/C			
	$R_{on}/R_1/R_5$	680Ω	560Ω	390Ω	390Ω	360Ω	200Ω	200Ω
	$R_{off}/R_2/R_6$	2Ω	2Ω	2Ω	2Ω	2Ω	2Ω	2Ω
D_z	6.2V, 精度±2%	6.2V, 精度±2%	6.2V, 精度±2%	6.2V, 精度±2%	6.2V, 精度±2%	6.2V, 精度±2%	6.2V, 精度±2%	
D_{z1}/D_{z2}	5.6V, 精度±2%	5.6V, 精度±2%	5.6V, 精度±2%	5.6V, 精度±2%	5.6V, 精度±2%	5.6V, 精度±2%	5.6V, 精度±2%	
D_2/D_3	1N4148	1N4148	1N4148	1N4148	1N4148	1N4148	1N4148	
D_1/D_4	1N4148	1N4148	1N4148	1N4148	1N4148	1N4148	1N4148	
R_a/R_3	3.6KΩ	3.3KΩ	2.7KΩ	2.7KΩ	2.7KΩ	2.7KΩ	2.7KΩ	
R_b/R_4	10KΩ	10KΩ	10KΩ	10KΩ	10KΩ	10KΩ	10KΩ	
C_c/C_1	680pF	820pF	1.5nF	1.5nF	2.2nF	3.3nF	3.3nF	

备注：应用系统基于推荐参数按实际情况进行微调以保证GaN的驱动

历史版本

日期	版本	描述	编写
2023/09/05	1.0	第一版	AE 团队
2023/12/20	1.1	更新附录各器件分压式驱动参数推荐	AE 团队
2024/09/20	1.2	更新版本	AE 团队



Note:

There is a dangerous voltage on the demo board, and exposure to high voltage may lead to safety problems such as injury or death.

Proper operating and safety procedures must be adhered to and used only for laboratory evaluation demonstrations and not directly to end-user equipment.



Reminder:

This product contains parts that are susceptible to electrostatic discharge (ESD). When using this product, be sure to follow antistatic procedures.



Disclaimer:

Innoscience reserves the right to make changes to the products or specifications described in this document at any time. All information in this document, including descriptions of product features and performance, is subject to change without notice. INNOIC ACCEPTSURBIT ACCEPTS NO LIABILITY ARISING OUT OF THE USE OF ANY EQUIPMENT OR CIRCUIT DESCRIBED HEREIN. The performance specifications and operating parameters of the products described in this article are determined in a stand-alone state and are not guaranteed to be performed in the same manner when installed in the customer's product. Samples are not suitable for extreme environmental conditions. We make no representations or warranties, express or implied, as to the accuracy or completeness of the statements, technical information and advice contained herein and expressly disclaim any liability for any direct or indirect loss or damage suffered by any person as a result thereof. This document serves as a guide only and does not convey any license under the intellectual property rights of Innoscience or any third party.